



Zespół Szkół Technicznych
i Ogólnokształcących
w Jarosławiu

**Montowanie układów cyfrowych
i pomiary ich parametrów
311[07].O2.02**

Klasa: 2TE / 3TE

Ćwiczenie

Temat: Badanie multipleksera.

Cel ćwiczenia:

- a) budowa multipleksera 2 na 1
- b) realizacja funkcji za pomocą multipleksera
- c) budowa multipleksera 8 na 1 z układem scalonym TTL

Wyposażenie stanowiska kontrolno – pomiarowego

- a) moduł podstawowy KL - 31001
- b) moduł KL – 33006

Zadanie

Skonstruuj obwód realizujący poniższą funkcję, wykorzystując układ 74151

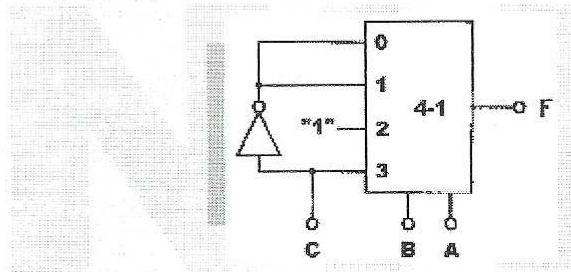
CEL ĆWICZEŃ

Zapoznanie się z zasadą działania i budową multiplekserów.

PODSTAWY TEORETYCZNE

Multiplekser (w skrócie MUX) jest obwodem logicznymi, który selekcjonuje i ustala kolejność przesyłania dowolnej liczby wejść na pojedyncze wyjście. W danej chwili sygnał jednego z wejść jest wybierany przez bramkę adresową i przesyłany na wyjście. Liczba wejść adresowych (selekcyjnych) determinuje pojemność multipleksera. Przykładowo, jeżeli konkretny MUX ma tylko jedno wejście adresowe, to jest to multiplekser 2 na 1, gdyż jednobitowe wejście adresowe może dokonywać selekcji tylko dwóch linii wejściowych. Multiplekser z 3 wejściami adresowym jest multiplekserem 8 na 1, gdyż 3-bitowa liczba pozwala na selekcję jednego z 8 wejść ($2^3=8$). Multipleksery nazywane są często selektorami danych, gdyż dokonują one wyboru sygnału wyjściowego spośród wielu linii wejściowych.

Funkcję $F(CBA) = \Sigma(0, 1, 2, 6, 7)$ można łatwo zrealizować za pomocą multipleksera. Funkcja „F” generuje sumę iloczynów (CB+CB) ze stanów 0, 1, 2, 6, 7. Analizując pokazany niżej multiplekser 4 na 1, zauważmy, że wyjście jest determinowane przez stany wejść adresowych A, B i C. Gdy CBA=000, 001, 010, 110, 111, to F=1. Dla wszystkich pozostałych stanów F=0.



WYMAGANE WYPOSAŻENIE

Moduł podstawowy KL-31001, moduł KL-33006

ĆWICZENIA

(a) Budowa multipleksera 2 na 1

1. Jako MUX 2 na 1 wykorzystany zostanie blok e modułu KL-33006.

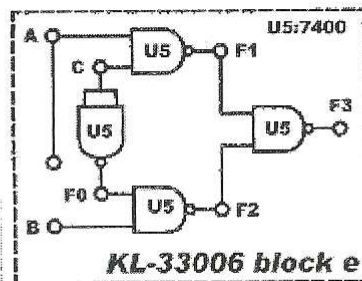


Tabela 2-71

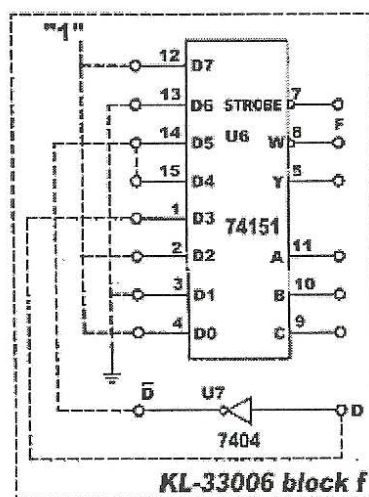
- Podłączyć wejścia A i B do przełączników logicznych SW0 i SW1, wejście adresowe C do SW2, a wyjście F3 do wskaźnika L0.
- Ustawiając stany wejściowe zgodnie z tabelą 2-34, zanotować stan wyjścia F3. Które wejście (A lub B) decyduje o stanie wyjścia?

C	B	A	F3
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tabela 2-34

(b) Realizacja funkcji za pomocą multiplexerów

- W tym ćwiczeniu wykorzystany zostanie blok f modułu KL-33006.



Rysunek 2-72

- Wykorzystać układ U6 (74151) do realizacji funkcji:

$$F(D, C, B, A) = \Sigma(0, 2, 4, 5, 7, 8, 10, 11, 15)$$

D	0	1	2	3	4	5	6	7
D	8	9	10	11	12	13	14	15

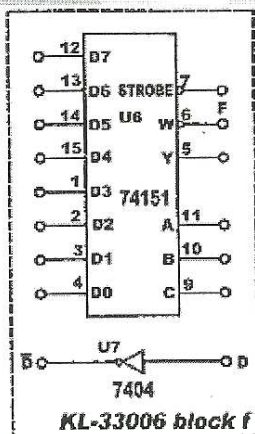
Aby zrealizować powyższą funkcję, wykonać połączenia w module zgodnie z rysunkiem 2-72. Ponieważ wejścia D, C, B i A dają 16 możliwych kombinacji a układ 74151 ma tylko 8 kombinacji, to D jest używane jako dodatkowe wejście.

3. Wejścia D, C, B, A podłączyć do przełączników odpowiednio SW3, SW2, SW1 i SW0. Wyjście Y podłączyć do wskaźnika L0. Ustawiając stany wejściowe zgodnie z tabelą poniżej, zanotować stan wyjścia.

D	C	B	A	Y
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

- c) Budowa multipleksera 8 na 1 z układem scalonym TTL

1. W tym ćwiczeniu wykorzystany zostanie układ U6 (74151) z bloku f w module KL-33006.



Rysunek 2-73

2. Sprawdzić w specyfikacji technicznej charakterystykę układu 74151.

Gdy CBA = „000”, to na wyjście F wysyłane są dane z wejścia D0.

Gdy CBA = „010”, to na wyjście F wysyłane są dane z wejścia D2.

Gdy CBA = „111”, to na wyjście F wysyłane są dane z wejścia D7.

Układ pracuje tylko wtedy, gdy wejście strobowe STROBE jest równe „0”, natomiast gdy STROBE=„1”, wyjście Y pozostaje w stanie „0”.

3. Podłączyć wejścia D0~D7 do przełączników DIP1.0~1.7, a wejścia C, B, A do przełączników SW2, SW1 i SW0. Ustawiając stan wejść zgodnie z tabelą 2-35 i zmieniając stany wejść D0~D7, zanotować stan wyjścia. Określić, od którego z wejść D0~D7 zależy stan wyjścia F układu.

C	B	A	F
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tabela 2-35