

Temat: Cyfrowe układy scalone.

1. Techniki wykonania cyfrowych układów scalonych

Cyfrowe układy scalone dzielimy ze względu na liczbę bramek elementarnych tworzących dany układ na:

- małej skali integracji SSI do 10 bramek,
- średniej skali integracji MSI od 10 do 100 bramek,
- dużej skali integracji LSI od 100 do 10000 bramek.

2. Ze względu na technologię wytwarzania rozróżniamy układy:

- **DTL** – obecnie niestosowane z powodu małej obciążalności i odporności na zakłócenia,
- **TTL** – najpopularniejsze obecnie, jest to zmodyfikowana technika DTL, gdzie elementy diodowe zastąpiono bipolarnymi tranzystorami wieloemiterowymi,
- **MOS** – wykorzystujące tranzystory unipolarne z kanałem typu P (PMOS) i z kanałem typu N (NMOS). W technice PMOS i NMOS wykonuje się układy MSI i LSI zawierające całe bloki funkcyjne,
- **CMOS** – wykorzystujące unipolarne tranzystory komplementarne, są obecnie równie popularne jak TTL,
- **ECL** – najszybsze układy wykorzystujące tranzystory bipolarne,
- I^2L – wykorzystujące tranzystory bipolarne, charakteryzują się dużą gęstością upakowania w strukturze scalonej,
- **CTD** – oparte na technologii MOS, wykorzystują zjawisko magazynowania i transportu ładunku, reprezentującego informację, stosowane do budowy pamięci półprzewodnikowych.

Najczęściej w systemach cyfrowych stosuje się układy wykonane w technologiach TTL oraz CMOS.

3. Oznaczenia cyfrowych układów scalonych (Polska)

- **pierwszy znak** – litera - określa wykonanie:
U - układ scalony półprzewodnikowy monolityczny wykonany w technologii bipolarnej,
M - układ scalony półprzewodnikowy monolityczny wykonany w technologii unipolarnej;
- **drugi znak** – litera – określa spełnianą funkcję:
C – układy cyfrowe,
L – układy analogowe;
- **trzeci znak** – litera – określa zastosowanie:
X – prototyp,
Y – do sprzętu profesjonalnego,
A – do zastosowań specjalnych,
- **czwarty znak** - cyfra – określa numer serii (różny dla TTL i CMOS), dodatkowo mogą wystąpić jedna lub dwie litery określające rodzaj serii,
- **kolejne znaki** – dwie lub trzy cyfry określają rodzaj elementu,
- ostatnia może wystąpić litera określająca rodzaj obudowy.

4. Podstawowe parametry układów scalonych

Parametry układów scalonych dzielimy na statyczne i dynamiczne.

Podstawowe parametry statyczne to:

- **straty mocy P_s** (moc pobierana przez układ, moc rozpraszana) jest to moc tracona w układzie przy przełączaniu go przebiegiem prostokątnym o wypełnieniu $\frac{1}{2}$ i częstotliwości 100kHz, określa zapotrzebowanie układu na prąd,
- **margines zakłóceń ΔU** – jest to maksymalna wartość amplitudy impulsu zakłócającego, która dodana do sygnału wejściowego elementu nie powoduje przekroczenia przez sygnał wyjściowy dopuszczalnych granic,
- **obciążalność N** wyjścia układu określa dopuszczalną liczbę wejść innych elementów, które mogą być z tego wyjścia prawidłowo sterowane,

5. Inne parametry statyczne:

- napięcie zasilania,
- prąd zasilania w stanie wysokim i niskim,
- napięcia i prądy wejściowe w stanie wysokim i niskim,
- napięcia i prądy wyjściowe w stanie wysokim i niskim.

6. Podstawowe parametry dynamiczne:

- **czas propagacji t_p** , czyli czas upływający między wystąpieniem sygnału na wyjściu i na wyjściu układu. Zazwyczaj określa czasy propagacji przy zmianie sygnału logicznego na wyjściu z wysokiego na niski i z niskiego na wysoki. Czas propagacji t_p jest najczęściej średnią arytmetyczną tych czasów i określa szybkość działania układu.
- **współczynnik dobroci D** będący iloczynem strat mocy i czasu propagacji.

Istotnym parametrem bramek logicznych są charakterystyki przejściowe określające między innymi zależność napięcia wyjściowego od napięcia wejściowego oraz zależność prądu obciążenia źródła zasilania od napięcia wejściowego.

Najczęściej w systemach cyfrowych stosuje się układy wykonane w technologiach TTL oraz CMOS. Układy TTL są szybsze niż CMOS mają też większy margines zakłóceń. Natomiast układy CMOS charakteryzują mniejsze straty mocy.