

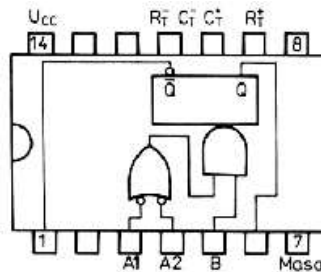
Temat: Scalone przerzutniki monostabilne

1. **Przerzutniki monostabilne** mają jeden stan stabilny (stan równowagi trwałej). Jest to stan, w którym przerzutnik może przebywać dowolnie długo, aż do ingerencji z zewnątrz tzn. do chwili doprowadzenia sygnału wyzwalającego. Przechodzi wtedy w stan przeciwny, który jest stanem niestabilnym, z którego samoczynnie powraca do stanu początkowego. **Czas trwania stanu niestabilnego jest zależny od parametrów elementów R i C dołączanych z zewnątrz do układu przerzutnika monostabilnego.** W ramach standardu TTL produkowane są przerzutniki monostabilne umożliwiające generowanie impulsów o czasie trwania od 30 ns do 40 s.

Umożliwiają one wytworzenie różnych układów czasowych: generatorów, układów opóźniających i in.

Przerzutnik monostabilny '121

Układ scalony '121 zawiera jeden multiwibrator monostabilny, który umożliwia generowanie pojedynczych impulsów o czasie trwania od ok. 30 ns do 28 s – Rys. 2.



Rys.2. Układ scalony UCA 74121N, UCA 64121N [1,s.452]

Układ posiada:

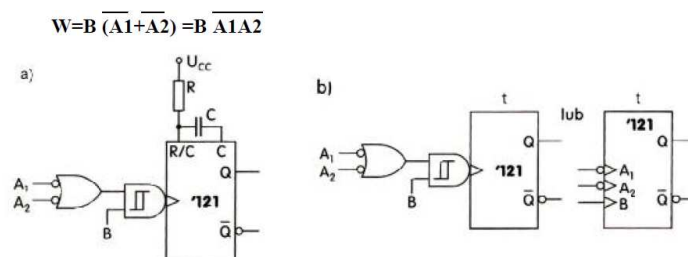
Q i \bar{Q} - wyjścia

A_1 i A_2 – wyjście sterujące do wyzwalania ujemnymi zboczami impulsów

B – do wyzwalania dodatnimi zboczami impulsów

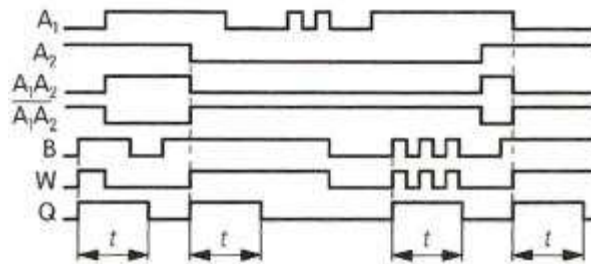
Impulsy wyzwalające nie mogą być krótsze niż 50ns.

W stanie stabilnym poziom logiczny na wyjściu Q jest równy 0. Układ logiczny doprowadzający sygnał do wejścia wyzwalającego, reagującego na zbocze dodatnie, realizuje funkcję W :



Rys.3. Przerzutnik monostabilny UCY 74121: a) schemat funkcjonalny; b) symbol [2,s.137]

Wartość „1” funkcji **W** (a dokładniej, narastające zbocze sygnału **W**), powoduje wygenerowanie na wyjściu przerzutnika impulsu o czasie trwania t zależnym od wartości elementów zewnętrznych R i C – Rys.4.



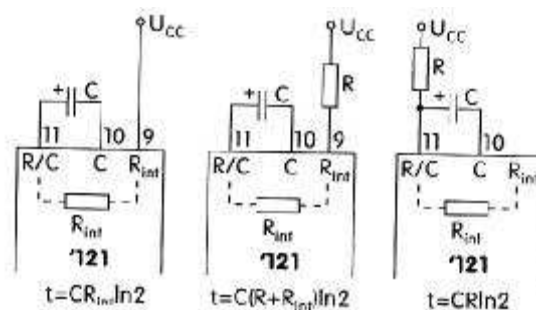
Rys. 4. Przebiegi czasowe ilustrujące działanie przerzutnika monostabilnego UCY 74121 [2,s.137]

Analiza przedstawionych przebiegów pokazuje, że wystąpienie kolejnych impulsów wyzwalających w trakcie trwania impulsu wyjściowego nie ma żadnego wpływu na czas trwania generowanego impulsu t . Taki przerzutnik nazywa się **nieretrygerowalny**. Badając wpływ wejść A_1 , A_2 i B na wyzwalanie przerzutnika, na podstawie przebiegów czasowych, można wnioskować, że:

- przerzutnik można wyzwolić **ujemnym zboczem** jednego z sygnałów A , jeżeli na drugim wejściu A i na wejściu B jest stan wysoki,
- przerzutnik można wyzwolić **dodatnim zboczem** sygnału B , jeśli na co najmniej jednym wejściu A jest stan niski.

Dodatkowo, wykorzystując wejście B , można sterować działaniem układu sygnałami o innych wartościach niż w standardzie TTL, ponieważ wejście to jest doprowadzone do bramki z przerzutnikiem Schmitta – Rys.3.

Czas trwania generowanego impulsu jest określony wyłącznie przez zewnętrzny obwód RC , ale ze względu na istnienie wewnętrznej pojemności pomiędzy końcówkami 10 i 11 (ok.20pF) oraz rezystancji pomiędzy końcówkami 9 i 11 (ok.2kΩ) minimalny impuls, przy braku elementów zewnętrznych trwa ok. 30ns. Sposoby dołączenia elementów zewnętrznych przedstawia Rys.5. Z ograniczeń nałożonych przez producenta na wartości dołączanych elementów (wartość rezystancji R powinna się zawierać w przedziale 1,4 kΩ ÷ 40 kΩ, a wartość pojemności w przedziale 10 pF ÷ 1000 μF) wynika, że maksymalny czas trwania impulsu na wyjściu przerzutnika wynosi ok. 28 s.



Rys.5. Sposoby dołączenia zewnętrznych elementów RC do końcówek przerzutnika [2,s.138]

Sposób działania przerzutnika można przedstawić również za pomocą tabeli stanów – Tabela 1. Pokazuje ona, że przerzutnik reaguje wyłącznie na zbocza sygnałów wyzwalających, a nie ich poziom.

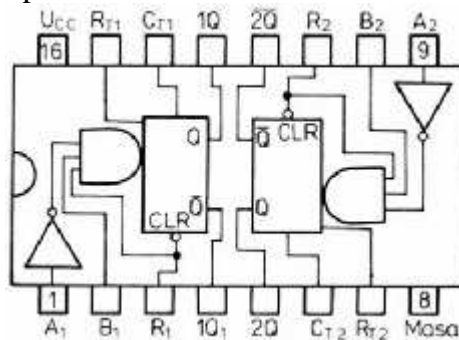
Tabela 1. Tabela stanów układu UCA 74121N [1,s.452]

X – stan dowolny
 $\overline{\square}$ -zmiana stanu z 1 na 0
 \square - zmiana stanu z 0 na 1
 $\overline{\square}$ - impuls do stanu wysokiego
 \square - impuls do stanu niskiego

| Wejścia | | | Wyjścia | |
|----------------------|----------------------|-----------|----------------------|----------------|
| A_1 | A_2 | B | Q | \overline{Q} |
| 0 | X | 0 | 0 | 1 |
| X | 0 | 1 | 0 | 1 |
| X | X | 0 | 0 | 1 |
| 1 | 1 | X | 0 | 1 |
| 1 | $\overline{\square}$ | 1 | $\overline{\square}$ | \square |
| $\overline{\square}$ | 1 | 1 | $\overline{\square}$ | \square |
| $\overline{\square}$ | $\overline{\square}$ | 1 | $\overline{\square}$ | \square |
| 0 | X | \square | $\overline{\square}$ | \square |
| X | 0 | \square | $\overline{\square}$ | \square |

Przerzutnik monostabilny '123

Układ scalony '123 zawiera dwa jednakowe przerzutniki monostabilne umożliwiające generowanie pojedynczych impulsów o czasie trwania od 40 ns – Rys.7.

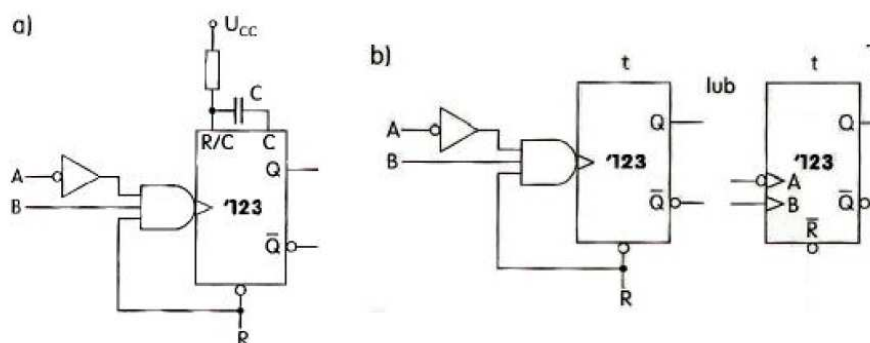


Rys.7. Układ scalony UCA 74123N, UCA 64123N [1,s.453]

Przerzutnik '123 posiada:

- Q i \overline{Q} - wyjścia
- A – wyjście sterujące do wyzwalania ujemnymi zboczami impulsów
- B – do wyzwalania dodatnimi zboczami impulsów

Impulsy wyzwalające nie mogą być krótsze niż 40 ns. Układ ma dodatkowe wejście R, pozwalające wyzerować przerzutnik, tzn. zakończyć impuls wyjściowy w dowolnej chwili.

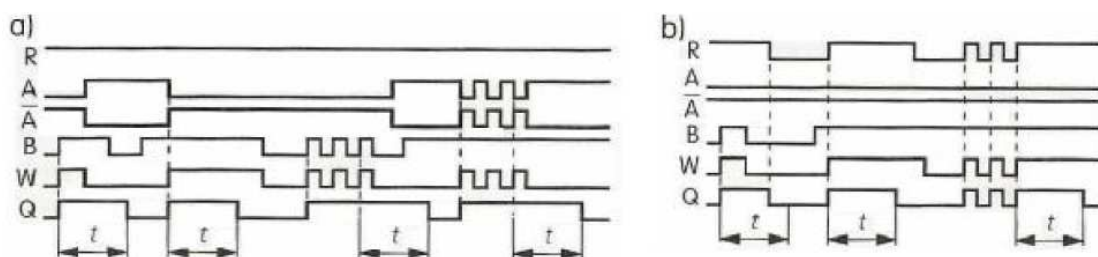


Rys.8. Przerzutnik monostabilny UCY 74123: a) schemat funkcjonalny; b) symbol [2,s.139]

W stanie stabilnym poziom logiczny na wyjściu Q jest równy 0. Układ logiczny doprowadzający sygnał do wejścia wyzwalającego, reagującego na zbocze dodatnie, realizuje funkcję **W**:

$$\overline{W} = \overline{A \cdot B \cdot R}$$

Wartość 1 funkcji **W** (dokładnie, narastające zbocze sygnału W) powoduje wygenerowanie na wyjściu przerzutnika impulsu o czasie trwania t zależnym od wartości elementów zewnętrznych R i C – Rys.9.



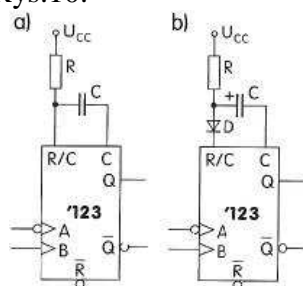
Rys. 9. Przebiegi czasowe ilustrujące działanie przerzutnika monostabilnego UCY 74123: a) bez wykorzystania wejścia R - reset; b) z wykorzystaniem wejścia R [2,s.137]

Analiza przedstawionych przebiegów pokazuje, że wystąpienie kolejnych impulsów wyzwalających w trakcie trwania impulsu wyjściowego przedłuża czas trwania generowanego impulsu o kolejny odcinek t , czyli odliczanie czasu zaczyna się od początku. Taki przerzutnik nazywa się **retrygerowalny**. Badając wpływ wejść A i B na wyzwalanie przerzutnika – Rys.9a, na podstawie przebiegów czasowych, można wnioskować, że:

- przerzutnik można wyzwolić **ujemnym zboczem** sygnału A, jeżeli na wejściu B jest stan wysoki,
- przerzutnik można wyzwolić **dodatnim zboczem** sygnału B, gdy wejściu A jest stan niski.

Sytuacja ta zachodzi tylko wtedy, gdy na wejściu R jest stan wysoki. Wpływ wejścia R na zachowanie przerzutnika przedstawia Rys.9b. Podanie na wejście R sygnału niskiego w czasie trwania impulsu na wyjściu powoduje natychmiastowe zakończenie tego impulsu (zerowanie przerzutnika). Jednak wejście R może również służyć do wyzwalania układu, jeżeli spełnione są warunki $A=0$ i $B=1$ w czasie zmiany wartości sygnału R z 0 na 1 (zbocze dodatnie).

Czas trwania impulsów ustalany jest, podobnie jak dla przerzutnika '121, za pomocą elementów zewnętrznych R i C – Rys.10.



Rys.10. Sposoby dołączania elementów zewnętrznych R i C : a) kondensator nieelektrolityczny; b) kondensator elektrolityczny [2,s.141]

Sposób działania przerzutnika można przedstawić również za pomocą tabeli stanów – Rys. 11. Pokazuje ona, że przerzutnik '123 również reaguje wyłącznie na zbocza sygnałów wyzwalających, a nie ich poziom.

Tabela 2. Tabela stanów przerzutnika UCA 74123N [1,s.453]

- \overline{R} - wejście zerujące
 X – stan dowolny
- \downarrow -zmiana stanu z 1 na 0
 \uparrow - zmiana stanu z 0 na 1
 $\downarrow\uparrow$ - impuls do stanu wysokiego
 $\uparrow\downarrow$ - impuls do stanu niskiego

| | Wejścia | | Wyjścia | |
|--------------|----------------|--------------|--------------|------------|
| | \overline{R} | A | B | Q |
| 0 | X | X | 0 | 1 |
| X | 1 | X | 0 | 1 |
| X | X | 0 | 0 | 1 |
| 1 | 0 | \downarrow | \downarrow | \uparrow |
| 1 | \downarrow | 1 | \downarrow | \uparrow |
| \downarrow | 0 | 1 | \downarrow | \uparrow |

Dokonując porównania przerzutników '121 i '123 można ich cechy zebrać w Tabeli 3.

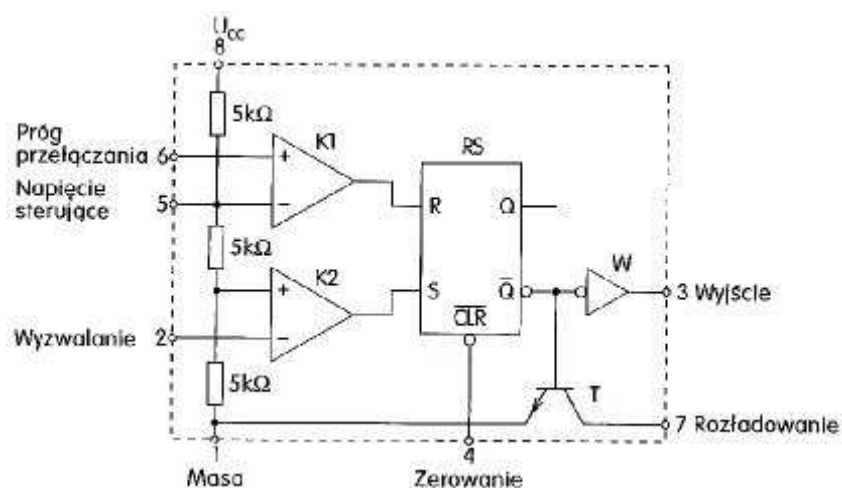
Tabela 3. Porównanie własności przerzutników monostabilnych '121 i '123

| Cecha | '121 | '123 |
|---|---|---|
| Ilość wejść wyzwalających | trzy: $\overline{A1}, A2, B$ | trzy: A, B, R |
| Wzór funkcji wyzwalającej | $W=B(\overline{A1+A2})=\overline{B A1A2}$ | $W=\overline{A}\cdot B\cdot R$ |
| Wyzwalanie zboczem | - ujemnym dla A1,A2 - dodatnim dla B | - ujemnym dla A - dodatnim dla B i R |
| Wyzwalanie poziomem | nie | nie |
| Wydłużenie czasu impulsu | nie | tak |
| Skrócenie czasu impulsu | nie | tak |
| Możliwość podawania sygnałów innych niż w standardzie TTL | tak, tylko na B | nie |
| Wewnętrzne elementy R i C | tak | nie |
| Minimalny czas impulsu wejściowego | 30 ns | 40 ns |
| Ograniczenia narzucone przez producenta na R i C | R= 1,4 kΩ ÷ 40 kΩ C= 10pF ÷ 1000μF | brak |

Temat: Scalone układy czasowe

1. W układach cyfrowych często istnieje konieczność stosowania nie tylko pojedynczych impulsów o określonym czasie trwania, ale także przebiegów prostokątnych o ściśle określonych parametrach czasowych np. jako impulsów zegarowych, taktujących itp. Do wytwarzania tego typu przebiegów można stosować omówione przerzutniki monostabilne '121 i '123, generatory analogowe lub specjalizowane układy czasowe.

2. Układ ULY7855 (555) - najczęściej wykorzystywanym układem czasowym jest układ 555 (tzw. tajmer), produkowany w Polsce jako ULY7855. Choć wg. oznaczeń jest to układ analogowy, to ze względu na możliwość uzyskania sygnałów wyjściowych zgodnych ze standardami TTL, prostotę konfiguracji i dostępność, wykorzystywany jest w układach cyfrowych jako generator mono lub astabilny. Jego schemat funkcjonalny przedstawia rysunek



Rys.11. Schemat funkcjonalny układu ULY7855 [2,s.141]

Układ ten zawiera:

- komparatory K1 i K2,
- przerzutnik asynchroniczny RS z dodatkowym wejściem zerującym ,
- wzmacniacz wyjściowy W,
- tranzystor rozładowujący T.

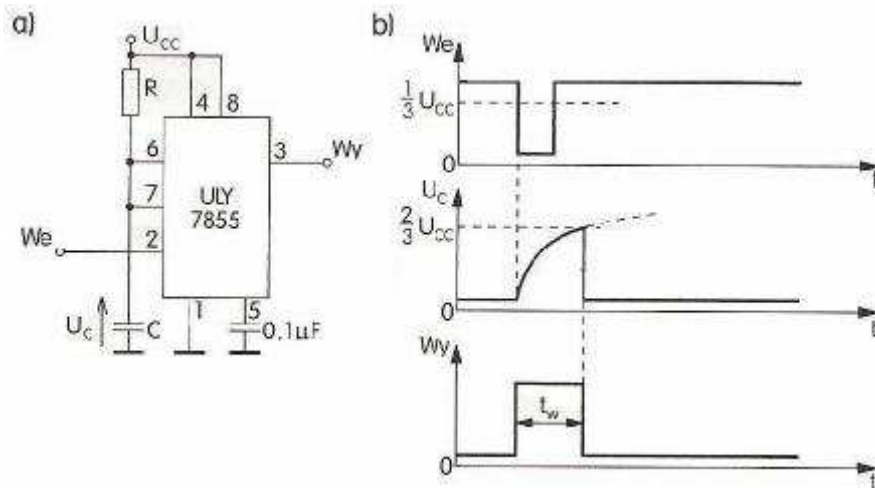
Przerzutnik RS ma dwa wejścia zerujące: **R** – sterowane z wyjścia komparatora K1 oraz **CLR** - dodatkowe wejście wyprowadzone na zewnątrz układu jako końcówka służąca do zerowania całego układu sygnałem zera logicznego L. W celu uzyskania poziomów logicznych TTL i umożliwienia pracy układu w standardzie TTL, należy zasilać układ napięciem +5V.

Producent przewidział dwa podstawowe układy pracy tajmera ULY7855:

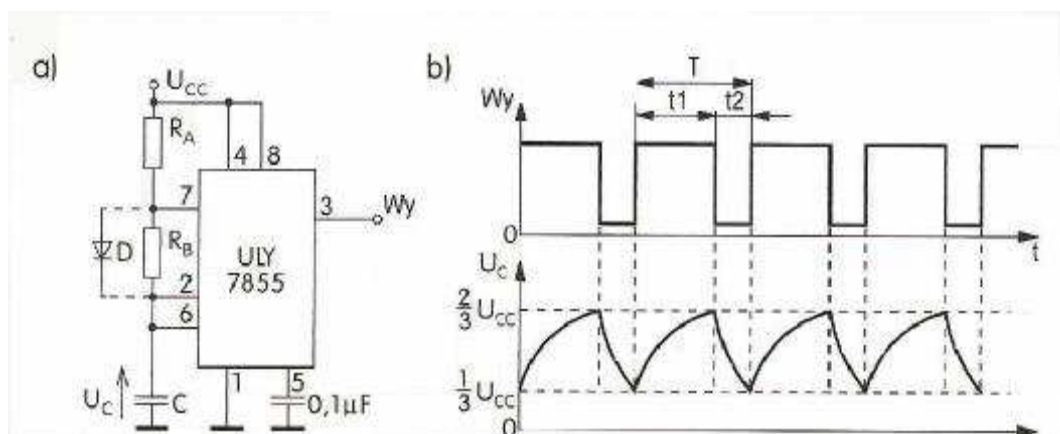
- układ monostabilny – Rys.12,
- układ astabilny – Rys.13.

W obydwu, czas trwania wyjściowego impulsu prostokątnego, pojedynczego lub okresowego, uzależniony jest od przyłączonych zewnętrznych elementów R i C. W aplikacji generatora pojedynczych impulsów, szerokość generowanego impulsu określona jest przez czas

ładowania zewnętrznego kondensatora do napięcia, którego wartość wynika z wewnętrznego dzielnika w układzie. W stanie spoczynkowym (stan stabilny) na wyjściu układu jest stan niski co powoduje, że kondensator przyłączony do wyprowadzenia CLR bocznikuje przewodzący tranzystor co oznacza, że napięcie na nim (na C) jest bliskie zero. Jest to jednocześnie napięcie doprowadzone do wejścia nieodwracającego komparatora K1.



Rys.12. Generator monostabilny na układzie ULY7855: a) schemat; b) przebiegi czasowe [2,s.142]



Rys. 13. Generator astabilny: a) schemat; b) przebiegi czasowe [2,s.143]

Temat: Badanie układów sprzęgających

Temat: Sterowanie wejściami TTL i CMOS

1. Sygnał podawany na wejście układów cyfrowych może pochodzić z różnych układów lub urządzeń. Dodatkowo sygnał ten może przechodzić przez różne układy przełączające lub zabezpieczające.

2. Do układów najczęściej podłączanych do wejść układów cyfrowych zaliczamy:

- styki przełączników, przekaźników, styczników itd.,
- układy izolacji galwanicznej,
- różnego rodzaju przetworniki wartości nielektrycznych na elektryczne podające sygnał w postaci cyfrowej,
- czujniki podające na wejście sygnał analogowy, dla którego należy wyznaczyć wartość progową,
- urządzenia archiwizujące dane.

Przykładów takich układów można podać znacznie więcej, do tego jeszcze dochodzi fakt że układy te mogą być w znacznej odległości od układów cyfrowych, a więc należy je łączyć długimi przewodami. Pociąga to za sobą możliwość zniekształcania użytecznego sygnału, a więc należy na wejściach układów cyfrowych stosować układy formowania i regeneracji sygnałów.

Sprzęganie układów takich jak przełączniki, komparatory czy układy izolacji galwanicznej z wejściami układów cyfrowych nie stwarza dużych problemów, jeżeli pamięta się o podstawowych parametrach wejściowych układów cyfrowych. Należą do nich prądy i napięcia na wejściu w stanie wysokim oraz niskim, a także czasy przełączania.

Aby urządzenie prawidłowo współpracowało z wejściem układu cyfrowego należy zachować dopuszczalne wartości tych parametrów dla danej rodziny i serii układów cyfrowych.

Układy formowania i regeneracji sygnałów

Pomimo nadania przez źródło sygnału o właściwych parametrach, sygnał ten może ulec zniekształceniu jeżeli znajduje się w dużej odległości od układu cyfrowego i jest połączony za pomocą przewodu. Zadaniem układów formowania i regeneracji sygnałów jest tłumienie krótkotrwałych zakłóceń, oraz kształtowanie przebiegów prostokątnych ze zniekształconych przebiegów, przyjmujących często kształt przebiegu sinusoidalnego lub innego przebiegu o długim czasie trwania zboczy (przebieg wolnozmienny).

Układy formowania i regeneracji sygnałów składają się z dwóch części:

- układu całkującego
- układu progowego (dyskryminatora amplitudy).

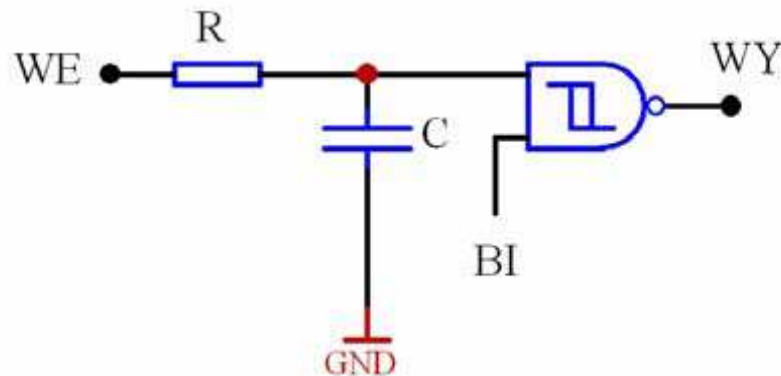
Układ całkujący najczęściej zbudowany jest z elementów RC i jego zadaniem jest eliminacja sygnałów szpilkowych (sygnałów znacznie krótszych niż sygnał użyteczny), pojawiających się jako impulsy zakłócające.

Dyskryminator amplitudy - przepuszcza sygnałów, których amplituda nie osiągnie odpowiednio dobranego poziomu (prógu). Dzięki temu, że próg przełączania z L→H (U_{p+})

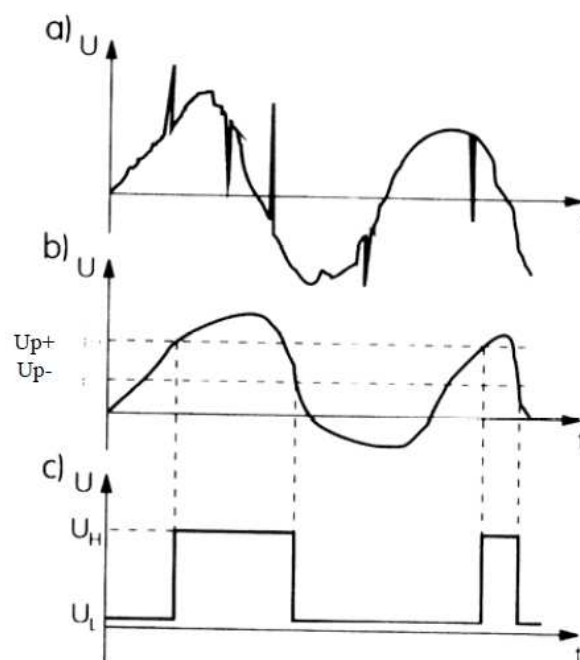
jest inny niż z H→L (U_{p-}), dyskryminator filtruje zakłócenia o amplitudzie mniejszej niż ten próg, oraz przeciwdziała wzbudzeniu się układu cyfrowego w przypadku przebiegu wolnozmiennego.

Na rysunku 1 przedstawiono układ formowania i regeneracji sygnałów. Jako dyskryminator najczęściej wykorzystywana jest bramka Schmitta posiadająca pętlę histerezy.

Natomiast na rysunku 2 znajdują się przebiegi czasowe obrazujące proces regeneracji wejściowego przebiegu.



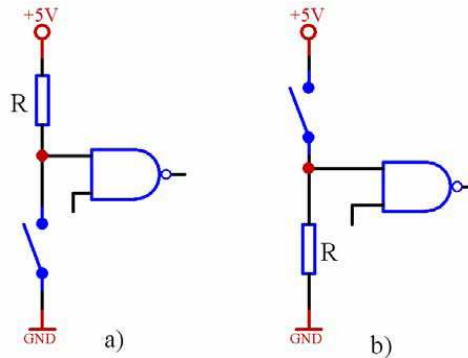
Rys. 1. Układ formowania i regeneracji impulsów



Rys. 2. Przykładowe przebiegi czasowe: a) na wejściu układu całkującego; b) na wyjściu układu całkującego (przebieg wejściowy dyskryminatora); c) na wyjściu dyskryminatora [1,s180]

Układy współpracy z zestykami

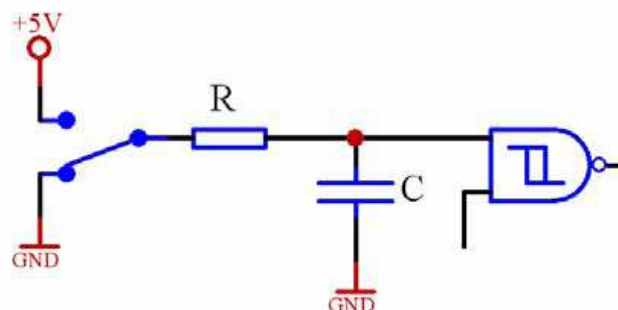
Najprostszymi układami podłączenia przełączników lub ogólniej zestyków, jest zastosowanie rezystora podciągającego do napięcia zasilania, lub podłączonego do masy. W pierwszym przypadku (rysunku 3a.) przełącznik zwiiera wejście do masy, natomiast w drugim (rysunek 3b) do zasilania.



Rys. 3. Układ z zestykiem zwiernym podłączonym przez rezystor: a) do zasilania; b) do masy

W przypadku styków przełącznika mechanicznego mamy do czynienia ze zjawiskiem drgania zestyków. Wiąże się to ze zwieraniem i rozwieraniem zestyków przełącznika przez około 1ms w momencie przełączania. Pociąga to za sobą pojawienie się na wejściu układu cyfrowego szeregu impulsów zero - jedynkowych, co w przypadku układów wrażliwych na zmiany stanów lub zboczy sygnałów wejściowych takich jak liczniki, przerzutniki itd. ma istotne znaczenie i powoduje nieprawidłowe działanie tych układów. W takich przypadkach układy przedstawione na rysunku 3a i 3b należy wyposażyć dodatkowo w układy tłumiące drgania zestyków.

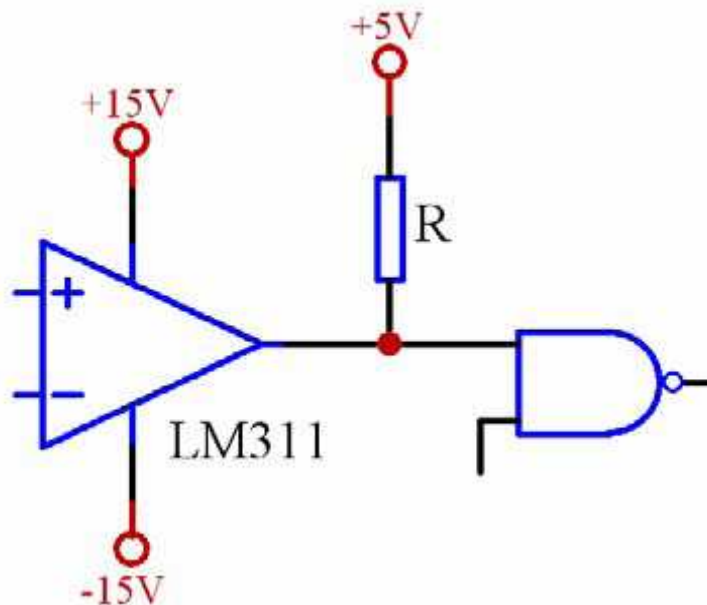
Jednym ze sposobów jest zastosowanie filtra dolnoprzepustowego RC (układu całkującego) rys. 4. Takie rozwiązanie pociąga za sobą konieczność zastosowania bramki Schmitta wyposażonej w pętlę histerezy, ponieważ sygnał na wyjściu układu RC ma stosunkowo długi czas narastania. Brak pętli histerezy powodowałby przełączanie się bramki z częstotliwością około 20 MHz przy przejściu napięcia sygnału wejściowego w okolicach progu przełączania.



Rys. 4. Układ z zestykiem przełącznym podłączonym do wejścia bramki z przerzutnikiem Schmitta poprzez filtr dolnoprzepustowy.[1]

Komparator jako źródło sygnałów cyfrowych

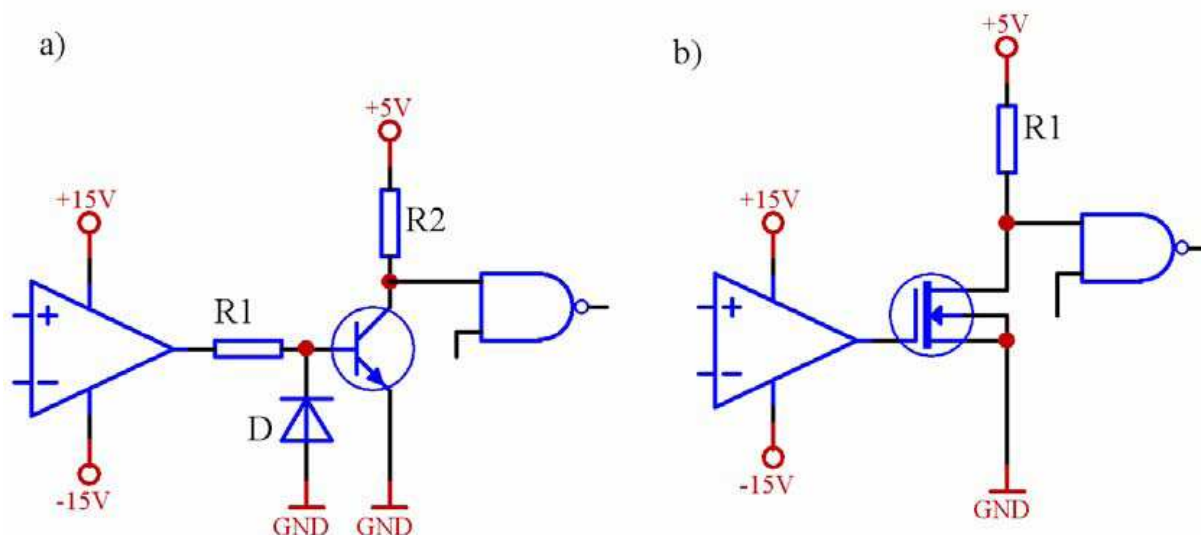
Komparatory podobnie jak przetworniki A/C są układami z pogranicza elektroniki analogowej i cyfrowej, można powiedzieć że komparator jest jednobitowym przetwornikiem A/C. Najprostszym komparatorem napięcia jest wzmacniacz różnicowy o dużym wzmocnieniu wykonany np. z użyciem wzmacniacza operacyjnego. W zależności od polaryzacji wejściowego napięcia różnicowego, wyjście wzmacniacza operacyjnego nasycza się w pobliżu ujemnego lub dodatniego napięcia zasilania. Chociaż jako komparator można stosować zwykłe wzmacniacze operacyjne, produkowane są specjalne układy zwane komparatorami. Układ wyjściowy większości komparatorów składa się z tranzystora n-p-n z otwartym kolektorem i emiterem podłączonym do masy. Podłączenie wyjścia komparatora z wejściem układu cyfrowego wiąże się więc z zastosowaniem rezystora podciągającego do napięcia zasilania. Taki sposób podłączenie (przedstawiony jest na rysunku 7) powoduje że dla napięcia wejściowego różnicowego komparatora o polaryzacji dodatniej na wyjściu mamy napięci +5V (napięcie do którego jest podłączony rezystor podciągający), a dla napięcia o polaryzacji ujemnej 0V.



Rys. 7. Układ podłączenie wyjścia komparatora do wejścia układu cyfrowego [3]

Jeżeli zamiast komparatora zastosujemy wzmacniacz operacyjny na którego wyjściu pojawia się napięcie w zakresie od V_{dd} do V_{ss} , wtedy należy zastosować układ dopasowujący poziom napięć odpowiadający poziomowi na wejściach układu cyfrowego.

Najczęściej rolę układu dopasowującego pełni układ tranzystorowy w oparciu o tranzystor bipolarny n-p-n (rys. 8a) lub tranzystor polowy z kanałem n (rys. 8b). W przypadku tranzystora bipolarnego wymagana jest dioda D1 zabezpieczająca złącze baza-emiter przed przebiciem, w momencie gdy na wyjściu pojawi się ujemne napięcie które może osiągnąć wartość bliską $-15V$.



Rys. 8. Układ podłączenie wyjścia wzmacniacza operacyjnego do wejścia układu cyfrowego poprzez: a) tranzystor bipolarny; b) tranzystor polowy [3]

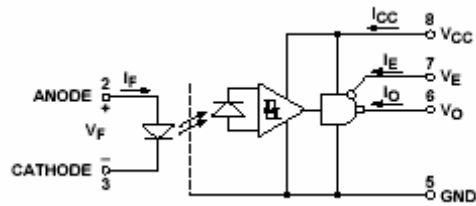
Za pomocą wyżej opisanych układów (rys 7 i 8) nie należy sterować wejść zegarowych układów cyfrowych. Czasy przełączania tych układów są zbyt długie, a więc mamy do czynienia z przebiegami wolno zmiennymi na wejściu układu cyfrowego, a co za tym idzie generowaniem przebiegu zmiennego, przy przejściu napięcia przez próg przełączania. Aby temu zapobiec należy zastosować pętle histerezy. Można to zrobić na dwa sposoby :

- włączyć pomiędzy układ sterujący z wyjścia wzmacniacza lub komparatora a wejście układu cyfrowego bramkę Schmitta,
- zastosować histerezę w układzie wzmacniacza lub komparatora.

Układy rozdzielania galwanicznego

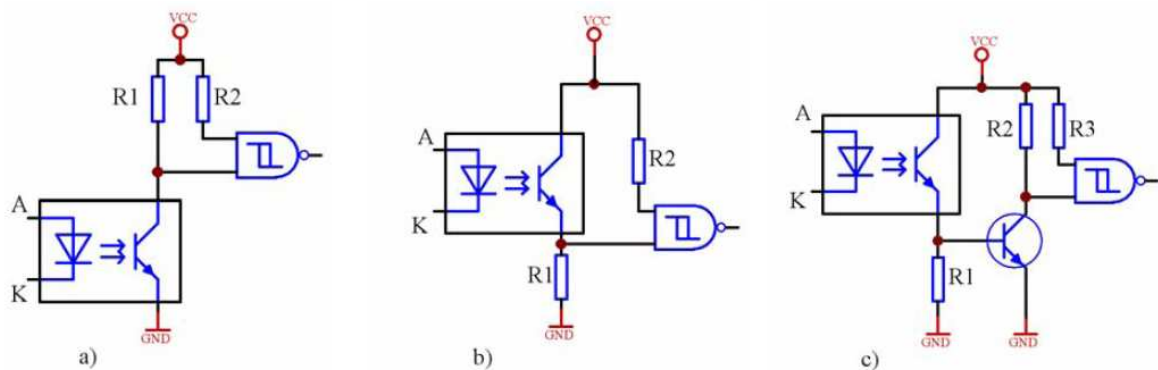
Separacje galwaniczną stosuje się po to, aby odseparować elektrycznie jedną część układu od drugiej. Stosuje się ją głównie w przypadku dwóch współpracujących układów zasilanych różnymi napięciami, gdzie jeden jest układem wysoko a drugi nisko napięciowym. Separacja galwaniczna zapobiega uszkodzeniu układu nisko napięciowego w przypadku powstania awarii w układzie wysokonapięciowym. Kolejnym ważnym zastosowaniem separacji galwanicznej jest separacja sygnałów przesyłanych na duże odległości. W tym przypadku separujemy układ cyfrowy od wejścia, w celu eliminacji sygnałów zakłócających, a szczególnie sygnałów szpilkowych o dużej wartości napięcia.

Najczęściej wykorzystywanymi do izolacji galwanicznej elementami są transoptory. Transoptor składa się z fotoemitera i fotodetektora sprzężonych optycznie. Rolę emitera pełni dioda elektroluminescencyjna, natomiast fotodetektora fotodioda, fototranzystor. O ile układ wejściowy transoptora składa się jedynie z diody, o tyle układy wyjściowe mogą zawierać różne rozwiązania układowe. Z punktu widzenia wejść układów cyfrowych najprostszym rozwiązaniem jest zastosowanie transoptorów z wyjściem cyfrowym, który nie wymaga stosowania elementów zewnętrznych. Na wyjściu takich transoptorów otrzymujemy poziomy napięcie odpowiednie dla danej rodziny układów cyfrowych. Przykładem takiego transoptora jest HCPL2400 (rysunek 9). Wyjście tego układu można bezpośrednio łączyć do wejść układów cyfrowych TTL, STTL, LSTTL i CMOS. Dodatkowo wyjście jest trójstanowe i za pomocą wejścia VE sterujemy trzecim stanem.



Rys. 9. Transoptor HCPL2400 z wyjściem cyfrowym [6]

W przypadku transoptorów z wyjściami tranzystorowymi musimy zastosować odpowiednie elementy zewnętrzne, ponieważ są to wyjścia z otwartym kolektorem. Elementy (głównie rezystory) dobieramy w taki sposób, aby dla znamionowych wartości prądu wyjściowego transoptora, uzyskać odpowiednie poziomy napięć na wejściu układu cyfrowego. Przykłady takich rozwiązań zamieszczone są na rysunku 10a,b i c.

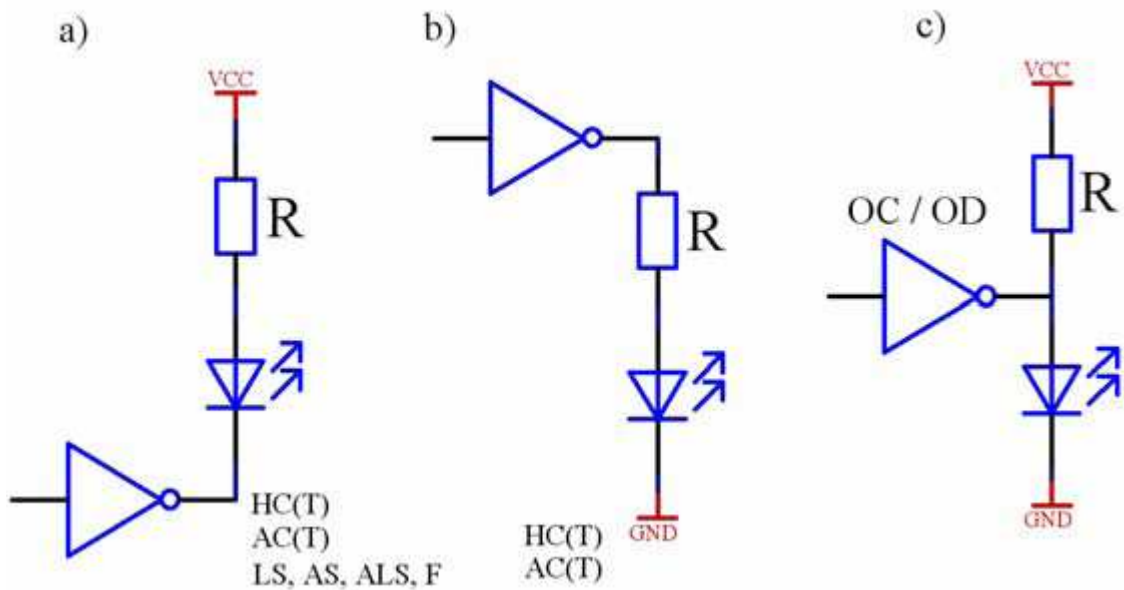


Rys. 10. Układy podłączenia wyjścia transoptora do wejścia układu cyfrowego poprzez: a) rezystor podciągający do zasilania; b) rezystor podłączony do masy; c) tranzystor bipolarny [1].

Temat: Współpraca układów TTL i CMOS z zewnętrznymi układami obciążającymi

1. Sterowanie wskaźników elektroluminescencyjnych

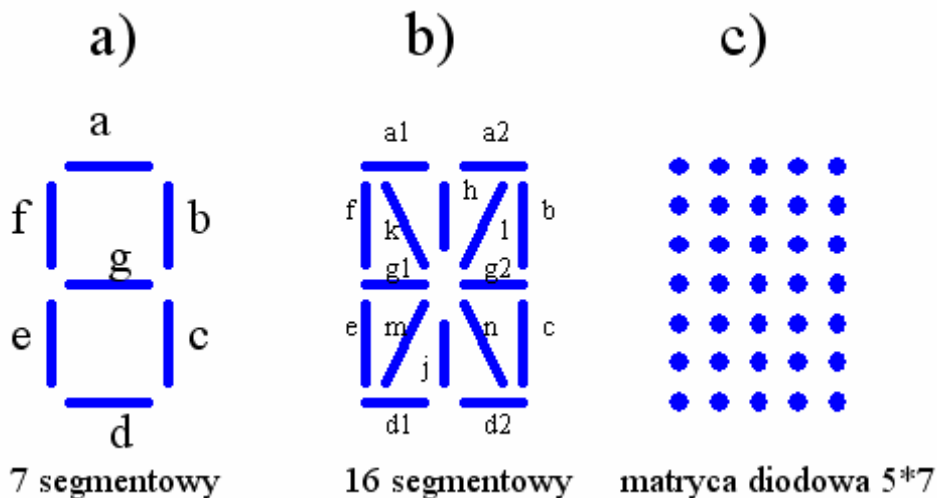
Do wskaźników elektroluminescencyjnych zaliczamy: diody LED, wskaźniki siedmiosegmentowe, szesnastosegmentowe oraz matryce diodowe. Sterowanie tych elementów sprowadza się do sterowania pojedynczej diody LED przez jedno wyjście cyfrowe układu cyfrowego danej rodziny. Na rysunku 11 przedstawione są trzy sposoby podłączenia diody LED do wyjścia układu cyfrowego.



Rys. 11. Sterowanie diodą LED z wyjścia układu TTL : a) z wyjścia przeciwsobnego lub otwarty kolektor, b) z wyjścia przeciwsobnego, c) z otwartego kolektora [1].

Rysunek 11a prezentuje najczęstszy sposób podłączenia i jest stosowany zarówno dla układów rodziny TTL jak i układów CMOS (HC, HCT, AC, ACT). Ponadto bramka w tym układzie może być z wyjściem dwustanowym lub z otwartym kolektorem/drenem. Dioda LED świeci, jeżeli na wyjściu układu cyfrowego jest stan niski i prąd wpływa do wyjścia bramki. Prąd ten jest ustalany za pomocą rezystancji R i jego wartość powinna być tak dobrana, aby nie przekraczała wartości znamionowej prądu przewodzenia diody LED, oraz dopuszczalnej wartości I_{oLmax} .

Trzeci sposób podłączenia z rysunku 11c wykorzystuje bramkę z otwartym kolektorem lub drenem. Dioda świeci jeżeli wyjście bramki jest w stanie wysokim. Tego sposobu podłączenia diody LED należy unikać ponieważ prąd ze źródła zasilania płynie zarówno wtedy jak świeci dioda jak i wtedy gdy nie świeci co znacznie zwiększa straty mocy w układzie.



Rys. 12. Wyświetlacze LED: a) siedmiosegmentowy; b) szesnastosegmentowy; c) matryca diodowa 5*7 [3].

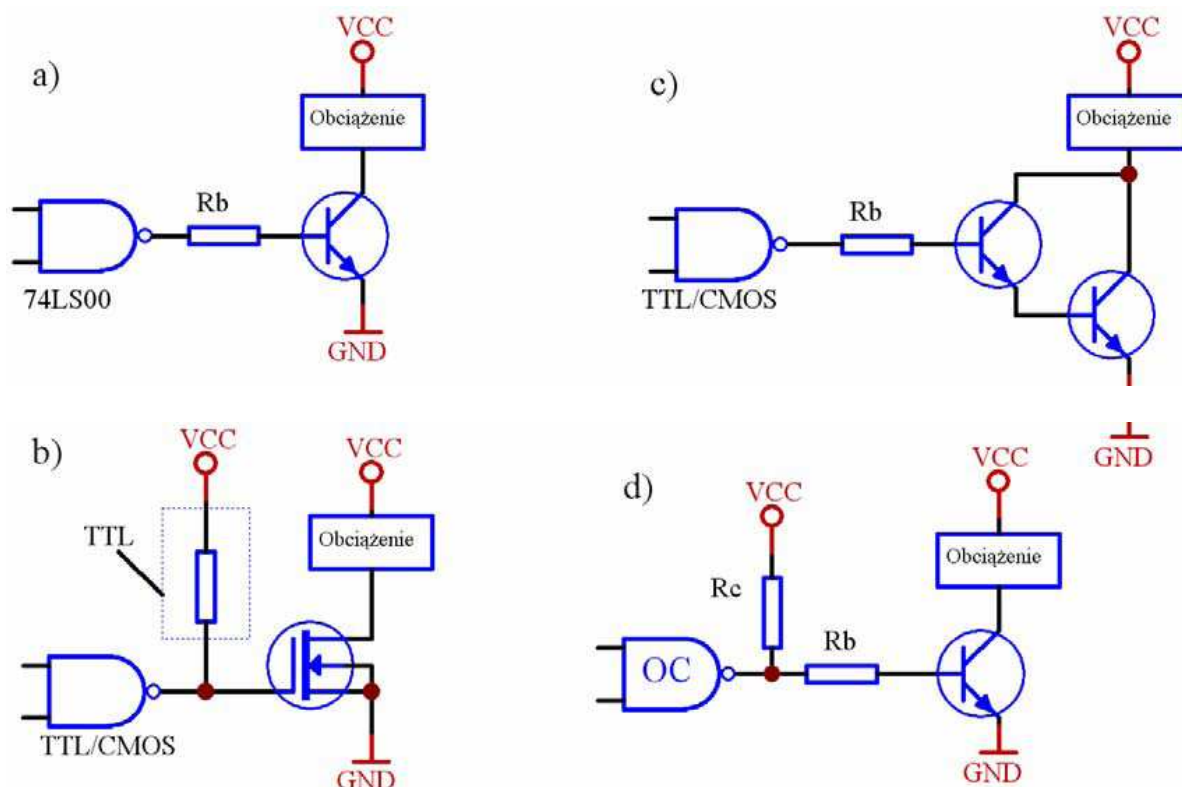
Najprostszym wyświetlaczem jest wyświetlacz 7 segmentowy (rys. 12a) na którym można wyświetlić liczby od 0 do 9 i dodatkowo litery od A do F (czyli cały zakres liczb szesnastkowych) z tym że są one raz dużymi literami a raz małymi (A,b,c,d,E,F).

Wyświetlacze o większej ilości punktów świetlnych, jakimi są wyświetlacze 16 segmentowe (rys. 12b) lub matryca diodowa 5*7 (rys. 12c), są w stanie wyświetlić litery oprócz cyfr i dlatego są nazywane wyświetlaczami alfanumerycznymi. Tego typu wyświetlacze są produkowane w postaci prostej tzn. dostępne są wyprowadzenia do wszystkich segmentów (w przypadku wyświetlacza 16-seg.) lub wszystkich diod tworzących piksele (w przypadku matrycy), oraz w postaci złożonej tzn. wyposażonej w odpowiedni dekodery i wzmacniacze sterujące diodami.

Najczęściej wykorzystywanym układem do sterowania wyświetlaczem siedmiosegmentowym jest dekodery kodu BCD 8421 na 7-segmentowy - 7447. Dekoder ten steruje bezpośrednio wyświetlaczem ze wspólną anodą. Układ ten wymaga jedynie rezystorów R dołączonych pomiędzy jego wyjścia a elektrody wyświetlacza.

Współpraca układów TTL/CMOS z tranzystorem

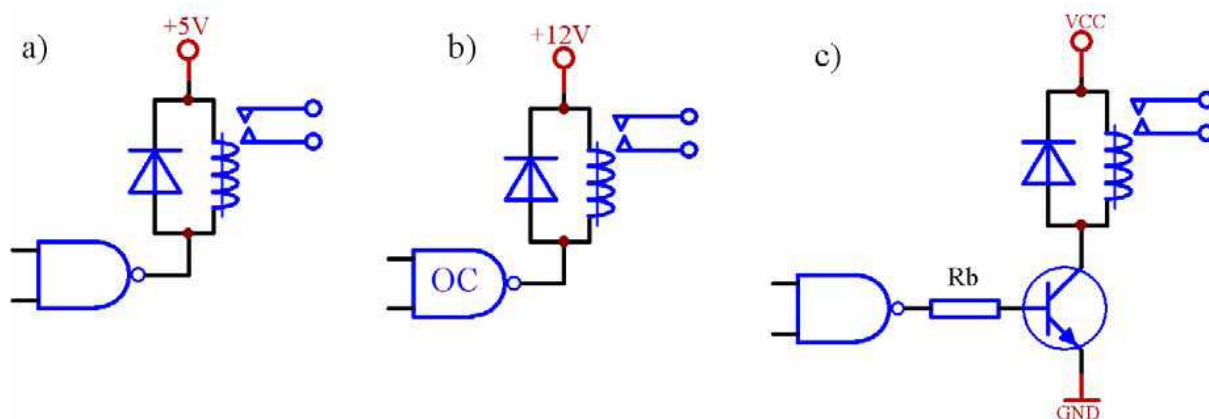
Jeżeli stoimy przed koniecznością wysterowania obciążenia z wyjścia układu cyfrowego, które wymaga dużego prądu, lub innego napięcia niż zasilające układ cyfrowy, możemy zastosować dwa rozwiązania. Pierwszym z nich to zastosowanie bufora z wyjściem typu OC lub OD które są w stanie pochłaniać prąd rzędu kilkudziesięciu mA i napięcia do kilkunastu V (np. bufor 4050 od 5mA do 50mA i od 5V do 15V). Drugim rozwiązaniem jest zastosowanie tranzystora jako wzmacniacza mocy. W przypadku pojedynczego stopnia tranzystora mamy porównywalne moce obciążenia do buforów z wyjściem OC lub OD, natomiast po zastosowaniu dwóch stopni tranzystora w układzie Darlingtona uzyskujemy znacznie większe prądy obciążenia.



Rys. 13. Układy podłączenia obciążenia do wyjścia układu cyfrowego poprzez: a) tranzystor bipolarny; b) tranzystor polowowy; c) układ Darlingtona, d) tranzystor bipolarny z wyjścia OC [1] i [3].

Współpraca układów TTL/CMOS z przekaźnikami elektromechanicznymi

Układ sterowania przekaźnikiem zależy od tego jaki przekaźnik jest sterowany. Jeżeli mamy do czynienia z przekaźnikiem 5-woltowym doysterowania którego potrzebny jest niewielki prąd rzędu 10mA wtedy można sterować go bezpośrednio z wyjścia układu cyfrowego, jak na rysunku 14a. W przypadku gdy cewka przekaźnika jest sterowana innym napięciem niż 5V wtedy można zastosować układ cyfrowy z wyjściem otwarty kolektor lub dren jak na rysunku 14b. Natomiast gdy stoimy przed koniecznościąysterowania cewki przekaźnika przez którą przepływa duży prąd , wtedy stosujemy jeden z układów tranzystorowych poznanych wcześniej. Przykładem takiego układu jest rysunek 14c.



Rys. 14. Układy sterowania przekaźnikiem elektromechanicznym poprzez: a) bramkę z wyjściem przeciwsobnym; b) bramkę z wyjściem otwarty kolektor; c) tranzystor bipolarny [1].