

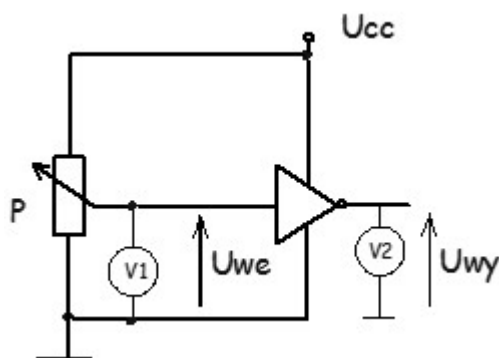


Arkusz odpowiedzi

Nr pytania	Odpowiedź
1	B
2	D
3	A
4	C
5	C
6	D
7	B
8	A
9	B
10	C
11	C
12	A
13	D
14	B
15	A
16	D

Arkusz z prawidłowymi odpowiedziami

1. Charakterystyka przejściowa bramki TTL 7404 to zależność $U_{WY} = f(U_{WE})$. Do jej wyznaczenia należy użyć układu pomiarowego, którego schemat zamieszczono poniżej:



Zgodnie ze schematem należy użyć zasilacza DC, dwóch woltomierzy i rezystora nastawnego.

2. W celu testowania układów cyfrowych TTL należy użyć generatora wytwarzającego przebieg prostokątny ze składową stałą. Układy TTL wymagają na wejściu przebiegów prostokątnych o określonych szybkościach narastania zboczy i określonych zakresów napięć wejściowych odpowiadających poziomom L i H.

3. Charakterystyka przejściowa bramki to zależność $U_o = f(U_i)$, charakterystyka wejściowa $I_i = f(U_i)$, wyjściowa w stanie wysokim $U_{OH} = f(I_{OH})$, wyjściowa w stanie niskim $U_{OL} = f(I_{OL})$, poboru prądu $I_{CC} = f(U_i)$. Ze schematu układu pomiarowego zamieszczonego w zadaniu można zauważyć, że amperomierz został użyty do pomiaru prądu I_{CC} pobieranego przez bramkę ze źródła zasilającego, a woltomierz do pomiaru napięcia wejściowego U_i . Z tego wynika, że za pomocą układu pomiarowego można wyznaczyć charakterystykę poboru prądu $I_{CC} = f(U_i)$.

4. Charakterystyka a, to charakterystyka przejściowa bramki TTL serii 74. Można ją rozpoznać po przebiegu w zakresie przełączania bramki i wartości napięcia przełączającego (około 1,4V). Charakterystyka b to charakterystyka przejściowa bramki CMOS serii 74 HC. Jest bardziej stroma w zakresie przełączania niż charakterystyka bramki TTL i ma inną wartość napięcia przełączającego (około połowy napięcia zasilania). Bramki CMOS serii HCT są kompatybilne z układami TTL, a więc przy napięciu zasilającym 5V, wartość napięcia przełączającego jest taka sama jak bramki TTL. Charakterystyka b nie może z tego powodu być charakterystyką przejściową bramki CMOS serii HCT.



5. Bramka OR ma następującą tablicę prawdy:

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

Z tablicy prawdy wynika, że podanie stanu logicznego 1 przynajmniej na jedno wejście bramki powoduje pojawienie się na wyjściu bramki stanu logicznego 1, niezależnie od stanów logicznych na pozostałych wejściach bramki. Aby bramka OR działała prawidłowo na niewykorzystane wejścia należy podać stan logiczny 0. Wówczas przy zmianie poziomów logicznych na wykorzystanych wejściach będzie się zmieniał stan wyjścia.

6. Układy CMOS kompatybilne z układami TTL LS mają w oznaczeniu serii literę T, a więc kompatybilne z układami TTL LS są układy CMOS serii HCT i ACT.

7. W układzie, którego schemat zamieszczono w zadaniu zastosowano bramki z otwartym kolektorem, których wyjścia można łączyć ze sobą. W wyniku takiego połączenia do wspólnego rezystora otrzymuje się iloczyn doprowadzonych sygnałów. W układzie zastosowano bramki NAND, a więc na wyjściu układu otrzymuje się: $Y = \overline{A \cdot B \cdot C \cdot D}$. Z praw de Morgana wynika, że $\overline{A \cdot B \cdot C \cdot D} = \overline{A \cdot B} + \overline{C \cdot D}$.

8. Przedstawiony układ połączeń bramek logicznych realizuje funkcję

$$Y = \overline{\overline{A \cdot B}} = \overline{\overline{A} + \overline{B}} = A + B.$$

A – sygnał wejściowy jednej bramki NOT

B – sygnał wejściowy drugiej bramki NOT

Układ bramek można zastąpić bramką OR.

9. Bramka B3 to bramka NAND, która działa zgodnie z tablicą prawdy:

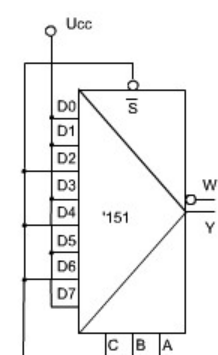
A	B	AB
0	0	1
0	1	1
1	0	1
1	1	0

W układzie na wyjściu bramki B3 jest stan logiczny 1 przy stanach logicznych 1 na obu wejściach. Bramka B3 działa nieprawidłowo.

10. Przy sprzężeniu układów TTL→CMOS serii HC występuje niedopasowanie poziomów napięciowych w stanie H. Minimalne napięcie wyjściowe układu TTL w stanie H wynosi 2,4V, a minimalne napięcie wejściowe układu CMOS serii HC w stanie H wynosi 3,5V. Występuje różnica napięć 1,1V. Z tego wynika, że przy sprzęganiu układów TTL→CMOS

należy stosować rezystor podciągający, którego zadaniem jest zwiększenie napięcia wyjściowego układu CMOS w stanie H.

11. Przedstawiony na schemacie w zadaniu układ realizuje funkcję logiczną opisaną tablicą prawdy:



C	B	A	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Z porównania tablicy prawdy prawidłowo działającego układu z tabelą wyników podaną w treści zadania wynika, że układ pracuje nieprawidłowo dla wartości sygnałów sterujących: CBA=011.

12. Koder jest to układ zamieniający kod 1 z N na kod NKB. Odpowiedź A jest prawidłowa.

13. Układ '47 jest transkoderem zamieniającym kod BCD 8421 na kod wskaźnika siedmiosegmentowego. Jest przeznaczony do sterowania wskaźnikiem ze wspólną anodą. Po podaniu na wejścia sygnałów logicznych DCBA=1000 na wskaźniku powinna być wyświetlona cyfra 8 (wyjścia układu '47 abcdefg=0000000). Na wyświetlaczu została wyświetlona cyfra 0 (wyjścia układu '47 abcdefg=0000001). Z tego wynika, że segment g nie świeci (nastąpiła przerwa między wyjściem g układu, a wyświetlaczem).

14. W zadaniu przedstawiono symbol graficzny komparatora scalonego '85. Komparator jest układem służącym do porównywania dwóch liczb. Przedstawiony komparator porównuje dwie liczby A3A2A1A0=1010 i B3B2B1B0=1010. Komparator pracuje pojedynczo, dlatego na wejście A=B ma podany stan logiczny 1, na wejście A<B stan logiczny 0, a na wejście A>B stan logiczny 0. Wynik porównania dwóch liczb uzyskuje się na wyjściach: A=B, A<B, A>B.

15. Działanie półsumatora przedstawia tabela:

a ₁	a ₂	p	s
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

a₁ – dodawany bit pierwszej liczby jednobitowej

b₁ – dodawany bit drugiej liczby jednobitowej

p – przeniesienie na następną pozycję

Projekt "Modernizacja oferty kształcenia zawodowego w powiązaniu z potrzebami lokalnego/regionalnego rynku pracy" współfinansowany ze środków Unii Europejskiej w ramach Europejskiego Funduszu Społecznego.



s – suma

Z tabeli wynika że, stany logiczne wyjścia p odpowiadają tablicy prawdy bramki AND (dla sygnałów wejściowych a_1, a_2), a stany logiczne wyjścia s odpowiadają tablicy prawdy bramki Ex-OR (dla sygnałów wejściowych a_1, a_2).

16. W oznaczeniu UCY 74LS86 poszczególne cyfry i litery oznaczają:

U – układ scalony półprzewodnikowy monolityczny wykonany w technologii bipolarnej

C – układ cyfrowy

Y – układ do zastosowań profesjonalnych

7 – zakres dopuszczalnej temperatury otoczenia od 0°C do 70°C

4 – numer seryjny 4

LS – seria Schottky'ego o małym poborze mocy

86 – liczba porządkowa określająca rodzaj układu

Z oznaczenia wynika, że podane jest oznaczenie układu TTL o małym poborze mocy.